

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 8月27日
Date of Application:

出願番号 特願2003-302901
Application Number:

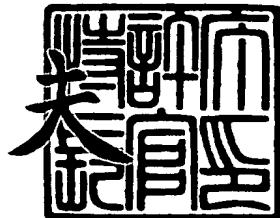
[ST. 10/C] : [JP2003-302901]

出願人 セイコーエプソン株式会社
Applicant(s):

2004年 1月 6日

特許庁長官
Commissioner,
Japan Patent Office

今井康



【書類名】 特許願
【整理番号】 EP-0465601
【提出日】 平成15年 8月27日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 27/10
【発明者】
 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内
 【氏名】 木島 健
【発明者】
 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内
 【氏名】 名取 栄治
【発明者】
 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内
 【氏名】 大橋 幸司
【特許出願人】
 【識別番号】 000002369
 【氏名又は名称】 セイコーホームズ株式会社
【代理人】
 【識別番号】 100090479
 【弁理士】
 【氏名又は名称】 井上 一
 【電話番号】 03-5397-0891
 【ファクシミリ番号】 03-5397-0893
【選任した代理人】
 【識別番号】 100090387
 【弁理士】
 【氏名又は名称】 布施 行夫
【選任した代理人】
 【識別番号】 100090398
 【弁理士】
 【氏名又は名称】 大渕 美千栄
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 85791
 【出願日】 平成15年 3月26日
【手数料の表示】
 【予納台帳番号】 039491
 【納付金額】 21,000円 →
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9402500

【書類名】特許請求の範囲**【請求項1】**

所与の基体上に下部電極を形成すること、

前記下部電極上にPb、Zr、Ti、およびNbを構成元素として含むPZTN複合酸化物からなる強誘電体膜を形成すること、

前記強誘電体膜の上に上部電極を形成すること、

前記下部電極、強誘電体膜、および上部電極を被覆するように保護膜を形成すること、

少なくとも前記保護膜を形成した後に、前記PZTN複合酸化物を結晶化するための熱処理を行うこと、

を含む、強誘電体キャパシタの製造方法。

【請求項2】

請求項1において、

前記強誘電体膜は、形成時に酸化雰囲気下で仮熱処理が施され、前記PZTN複合酸化物を結晶化するための熱処理が行われるまでアモルファス状態とされている、強誘電体キャパシタの製造方法。

【請求項3】

請求項1または2において、

前記保護膜は、酸化シリコン膜であって、トリメチルシランを用いて形成される、強誘電体キャパシタの製造方法。

【請求項4】

請求項1～3のいずれかにおいて、

前記PZTN複合酸化物を結晶化するための熱処理を非酸化雰囲気中で行う、強誘電体キャパシタの製造方法。

【請求項5】

請求項1～4のいずれかに記載された製造方法を用いて形成される、強誘電体キャパシタ。

【請求項6】

請求項5に記載された強誘電体キャパシタを含む、強誘電体メモリ。

【請求項7】

請求項5に記載された強誘電体キャパシタを含む、圧電素子。

【書類名】明細書

【発明の名称】強誘電体キャパシタおよびその製造方法、強誘電体メモリ、圧電素子。

【技術分野】

【0001】

本発明は、強誘電体キャパシタおよびその製造方法、強誘電体メモリ、圧電素子に関する。

【背景技術】

【0002】

強誘電体メモリ（F e R A M）は、強誘電体膜を用いた強誘電体キャパシタの自発分極によりデータを保持するものである。

【0003】

この強誘電体メモリにおいては、強誘電体キャパシタに含まれる強誘電体膜の結晶状態がデバイスの特性を決定する要因の一つとなる。そして、強誘電体メモリの製造工程では、層間絶縁膜や保護膜を形成する工程を有し、水素を大量に発生するプロセスが使用される。このとき、強誘電体膜は、主として酸化物から形成されているため、製造工程中に発生した水素により酸化物が還元され、強誘電体キャパシタの特性に望ましからぬ影響を与えることがある。

【0004】

このため、従来の強誘電体メモリにおいては、強誘電体キャパシタの特性劣化を防止するためにアルミ酸化膜やアルミ窒化膜などのバリア膜により強誘電体キャパシタを被覆することによってキャパシタの耐還元性を担保していた。しかし、これらのバリア膜は強誘電体メモリの高集積化に際して余剰な占有領域を必要とするものであり、また生産性の面からも、強誘電体メモリをより簡便なプロセスによって製造できる手法が望まれている。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の目的は、バリア膜を不要とした簡便なプロセスで十分な特性を担保できる、強誘電体キャパシタおよびその製造方法、ならびにかかる強誘電体キャパシタを用いた強誘電体メモリ、圧電素子を提供することにある。

【課題を解決するための手段】

【0006】

(1) 本発明の強誘電体キャパシタの製造方法は、所与の基体上に下部電極を形成すること、前記下部電極上にP b、Z r、T i、およびN bを構成元素として含むP Z T N複合酸化物からなる強誘電体膜を形成すること、前記強誘電体膜の上に上部電極を形成すること、前記下部電極、強誘電体膜、および上部電極を被覆するように保護膜を形成すること、少なくとも前記保護膜を形成した後に、前記P Z T N複合酸化物を結晶化するための熱処理を行うこと、を含む。

【0007】

本発明によれば、強誘電体膜の材料としてP b、Z r、T i、およびN bを構成元素として含むP Z T N複合酸化物を用いて、かかるP Z T N複合酸化物の結晶化を保護膜形成後に行う。このため、仮に保護膜の形成時において強誘電体膜がプロセス中に発生した水素によるダメージを受けていたとしても、その後に結晶化のための熱処理が行われることで、かかるダメージを回復しつつP Z T N複合酸化物が結晶化されるので、従来のように、強誘電体膜を還元反応から保護するためのバリア膜の形成プロセスを省略することができ、生産性の向上および生産コストの低減を図ることができる。

【0008】

本発明の強誘電体キャパシタの製造方法は、以下の態様を取り得る。

【0009】

(A) 前記強誘電体膜は、形成時に酸化雰囲気下で仮熱処理が施され、前記P Z T N複合酸化物を結晶化するための熱処理が行われるまでアモルファス状態とされていることが

できる。

【0010】

かかる態様によれば、強誘電体膜は結晶化されるまでアモルファス状態とされている。このため、かかる態様における強誘電体膜では、保護膜形成までアモルファス状態であることにより粒界拡散による結晶品質の劣化を防止することができる。そして、このアモルファス状態の強誘電体膜は、酸化雰囲気下で仮熱処理が施されているので、膜中に酸素が導入されている。このため、結晶化のための熱処理時においては、雰囲気中に含まれるガス種に依存することなくPZN複合酸化物の結晶化を行うことができる。

【0011】

(B) 前記保護膜は、酸化シリコン膜であって、トリメチルシランを用いて形成されることができる。

【0012】

かかる態様によれば、酸化シリコン膜の形成に一般的に用いられているテトラメチルオルトリシリケート(TEOS)に比べて、プロセス中の発生水素量が少ないトリメチルシラン(TMS)を用いて酸化シリコン膜からなる保護膜を形成するため、強誘電体膜への還元反応によるダメージを低減することができる。

【0013】

(C) 前記PZN複合酸化物を結晶化するための熱処理を非酸化雰囲気中で行うことができる。

【0014】

かかる態様によれば、結晶化のための熱処理を非酸化雰囲気中で行うため、例えば、プロセス中のデバイスにキャパシタ以外の周辺部材(例えば、金属配線)などが含まれる場合であっても、かかる周辺部材に対して高温熱処理による酸化ダメージを与えることを防止することができる。

【0015】

(2) 本発明の強誘電体キャパシタは、上記強誘電体キャパシタの製造方法を用いて形成され、該強誘電体キャパシタを含む強誘電体メモリや圧電素子に適用することができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明に好適な実施の形態について、図面を参照しながら説明する。

【0017】

1. 強誘電体キャパシタの製造方法

図1は、本発明の実施の形態に係る強誘電体キャパシタの製造工程の一例を模式的に示す断面図である。

【0018】

(1) まず、図1(A)に示すように、所与の基体10上に下部電極20、強誘電体膜30、上部電極40を順次積層して形成する。

【0019】

基体10としては、例えば、半導体基板、樹脂基板など強誘電体キャパシタの用途に応じて好適なものを任意に採用することができ、特に限定されない。

【0020】

下部電極20および上部電極40としては、例えば、Pt、Ir、Ru等の貴金属単体または前記貴金属を主体とした複合材料からなるものを採用することができる。また、下部電極20および上部電極40は、例えば、スパッタ法や蒸着法など公知の成膜方法を用いて形成することができる。また、下部電極20及び上部電極40に強誘電体の構成元素が拡散すると電極と強誘電体膜30との界面部に組成ずれを起こしヒステリシスの角型性が低下するため、下部電極20及び上部電極40には強誘電体の構成元素が拡散しない程度の緻密性があることが望まれる。そこで、下部電極20及び上部電極40の緻密性を上げるために、質量の重いガスでスパッタ成膜する方法や、Y、La等の酸化物を貴金属電

極中に分散させる等の方法を採用することができる。

【0021】

強誘電体膜30は、Pb、Zr、Ti、およびNbを構成元素として含む、いわゆるPZTN複合酸化物である。また、強誘電体膜30は、Pb、Zr、Ti、Nbを含むゾルゲル溶液を例えれば、スピニコート法などを用いて下部電極20上に塗布することにより形成することができる。かかるゾルゲル溶液としては、Pb及びZrによるPbZrO₃ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第1のゾルゲル溶液、PZTN強誘電体相の構成金属元素のうち、Pb及びTiによるPbTiO₃ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第2のゾルゲル溶液、およびPZTN強誘電体相の構成金属元素のうち、Pb及びNbによるPbNbO₃ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第3のゾルゲル溶液を混合したもの用いることができる。さらに、強誘電体膜30を形成する際には、PZTN複合酸化物の結晶化温度を低くするために、シリケートやゲルマネートを含むゾルゲル溶液を添加してもよい。具体的には、例えば、PbSiO₃結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第4のゾルゲル溶液を例えれば、1モル%以上5モル%未満で上記混合ゾルゲル溶液中に更に添加することができる。かかる第4のゾルゲル溶液を混合することにより、Nbが構成元素に含まれることにより結晶化温度が高くなるPZTN複合酸化物の結晶化温度を700℃以下の素子化可能な温度範囲で結晶化させることができるとなる。

【0022】

また、本実施の形態において、強誘電体膜30には、PZTに対してNbに代えてTa、W、V、Moを添加物質として加えても同等の効果を有する。また、Mnを添加物質として用いてもNbに準じた効果を有する。また、同様の考え方で、Pb抜けを防止するために、+3価以上の元素でPbを置換することも考えられ、これらの候補として、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuなどのラントノイド系が挙げられる。加えて、結晶化を促進する添加剤として、シリケート(Si)ではなくゲルマネート(Ge)を用いることもできる。図9(A)に、PZTに対してNbに代えて10モル%のTaを添加物質として用いた場合のヒステリシス特性を示す。また、図9(B)に、PZTに対してNbに代えて10モル%のWを添加物質として用いた場合のヒステリシス特性を示す。Taを用いた場合にもNb添加と同等の効果が得られることが分かる。また、Wを用いた場合にも絶縁性の良好なヒステリシス特性が得られる点でNb添加と同等の効果があることが分かる。

【0023】

また、強誘電体膜30は、かかる塗布膜に対して酸化雰囲気中でPZTN複合酸化物が結晶化しない温度(例えば、400℃以下)で仮熱処理を行い、PZTN複合酸化物をアモルファス状態としておくことが好ましい。これにより、強誘電体膜30がアモルファス状態であることで粒界の存在しない状態となり、構成元素の拡散を防止しつつ後述する工程を進めることができる。また、この仮熱処理を酸化雰囲気中で行うことは、後述する保護膜形成後にPZTN複合酸化物を結晶化するために必要な酸素成分を強誘電体膜30の中に導入する役割もある。

【0024】

(2) 次に、図1(B)に示すように、下部電極20、強誘電体膜30、および上部電極40をエッチングして所望の形状に加工し、これらを被覆するように、SiO₂(酸化シリコン)膜からなる保護膜50を形成する。このとき保護膜50は、トリメチルシラン(TMS)を用いてCVD法により形成することができる。トリメチルシラン(TMS)は、酸化シリコン膜の形成に一般的に用いられているテトラメチルオルトシリケート(TEOS)に比べて、CVDプロセス中の発生水素量が少ない。このため、トリメチルシラン(TMS)を用いれば、強誘電体膜30への還元反応によるプロセスダメージを低減させることができる。また、トリメチルシラン(TMS)を用いた保護膜50の形成プロセ

スは、TEOSを用いた形成プロセス（形成温度400℃以上）に比べて低温（室温～350℃）で行うことができるため、(1)の工程において、強誘電体膜30をアモルファス状態とした場合、かかる保護膜50の形成工程で発生する熱等によりPZTN複合酸化物が結晶化するのを防ぎ、アモルファス状態のまま維持することができる。

【0025】

(3) 次に、図1(C)に示すように、強誘電体膜30を構成するPZTN複合酸化物を結晶化するための熱処理を行い、PZTN強誘電体結晶膜35を有する強誘電体キャパシタを得ることができる。この熱処理では、酸素雰囲気下のみならず、例えば、ArやN₂などの非酸化ガス雰囲気下あるいは大気中での熱処理によってもPZTN複合酸化物を結晶化することができる。

【0026】

ここで、本実施の形態の製造方法を適用してPt下部電極、PZTN強誘電体膜、Pt上部電極からなる強誘電体キャパシタ上にTMSを用いたSiO₂保護膜を形成したものについて、かかるSiO₂保護膜形成後にPZTN強誘電体を酸素雰囲気中および大気中で熱処理を行って結晶化した場合についてのキャパシタのヒステリシス特性を測定した結果を図2(A)及び図2(B)に示す。図2(A)は、酸素雰囲気中で熱処理を行った場合を示し、図2(B)は、大気中で熱処理を行った場合を示す。図2(A)及び図2(B)によれば、酸素雰囲気中及び大気中のいずれの雰囲気下で熱処理を行った場合にも、耐水素用のバリア膜が形成されていないにも関わらず角型性の良好なヒステリシス特性が得られた。これは、強誘電体膜30が形成時において酸化雰囲気下で仮熱処理を施されているので結晶化に必要な酸素が予め膜中に導入されているためである。すなわち、本実施の形態の製造方法では、強誘電体の結晶化を熱処理の雰囲気に依存することなく行うことができる。さらに、結晶化のための熱処理を非酸化ガス雰囲気下で行う場合は、後述する強誘電体メモリの製造方法に適用した場合などに、キャパシタ以外の周辺部材（例えば、金属配線）に対して高温熱処理による酸化ダメージを与えることを防止することができる。なお、かかる工程におけるPZTN複合酸化物の結晶化のための熱処理は、雰囲気中のガス種の依存性が少ないため、上部電極40を外部と接続するための金属配線を形成するためのコンタクトホールを保護膜50に形成した後に行ってもよい。

【0027】

また、本実施の形態の製造方法を適用したPt下部電極、PZTN強誘電体膜、Pt上部電極からなる強誘電体キャパシタ上にTMSを用いたSiO₂保護膜を形成し、かかるSiO₂保護膜形成後にPZTN強誘電体を結晶化したものについて、SiO₂保護膜の形成温度を室温、125℃、200℃とした場合のヒステリシス特性、および比較例としてSiO₂保護膜を形成せずにPZTN強誘電体膜を結晶化した場合のヒステリシス特性を測定し、その残留分極量2Prの値の変化を計測した結果を図3に示す。図3によれば、SiO₂保護膜を室温、125℃、200℃のいずれの温度で形成しても残留分極量2Prに変化は見られず、SiO₂保護膜を形成した場合となんら遜色ない値が得られることが確認された。すなわち、本実施の形態の製造方法では、仮に保護膜50の形成時において強誘電体膜30がプロセス中に発生した水素によるダメージを受けていたとしても、その後にPZTN複合酸化物の結晶化のための熱処理が行われることで、かかるダメージを回復しつつPZTN複合酸化物が結晶化されるので、従来においては必要であった強誘電体膜30を還元反応から保護するためのバリア膜の形成プロセスを省略することができ、生産性の向上および生産コストの低減を図ることができる。

【0028】

さらに以下では、本実施の形態の製造方法を強誘電体メモリの製造方法に適用した場合について説明する。

【0029】

2. 強誘電体メモリの製造方法

図4は、本発明の実施の形態に係る強誘電体メモリの製造工程の一例を模式的に示す断面図である。

【0030】

本実施例では、まず図4（A）に示すように、基体10の上に強誘電体キャパシタ80の下部電極20、PZTN強誘電体膜30、上部電極40を順次形成する。このときPZTN強誘電体膜30は、酸化雰囲気中で仮熱処理が施されてアモルファス状態とされている。なお、基体10としては、例えば、図4（A）に示すように、半導体基板11の上にセル選択用のトランジスタ16が形成されたものを用いることができる。このトランジスタ16は、ソース／ドレイン13、ゲート酸化膜14、ゲート電極15を有することができる。また、トランジスタ16の一方のソース／ドレイン13の上には、例えば、タンゲステンなどからなるブレード電極17を形成しておき、強誘電体キャパシタ80の下部電極20と接続可能に形成したスタック構造を採用することができる。また、基体10内においては、トランジスタ16はセル間で素子分離領域12によりセルごとに分離されており、トランジスタ16の上部には、例えば、酸化膜などからなる層間絶縁膜18を有することができる。

【0031】

次に、本実施の形態の製造工程では、図4（B）に示すように、強誘電体キャパシタ80を所望の大きさ及び形状にパターニングする。ついで、強誘電体キャパシタ80を被覆するようにトリメチルシリコン（TMS）を用いてSiO₂保護膜50を形成し、これに外部接続用のコンタクトホール55を形成した後に、熱処理を行い、PZTN強誘電体を結晶化し、PZTN強誘電体膜35を形成する。PZTN強誘電体の結晶化に際しては、結晶化するための熱処理を非酸化雰囲気中で行うことができる。このようにすれば、強誘電体キャパシタ80以外の周辺部材（例えば、金属配線）などに対して高温熱処理による酸化ダメージを与えることを防止することができる。

【0032】

そして、最終的には、図4（C）に示すように、SiO₂保護膜50にトランジスタ16を外部と接続するためのコンタクトホールを形成し、金属配線層91、92を形成することにより強誘電体メモリを得る。本実施の形態の製造工程によれば、従来においては必要であった強誘電体膜30を還元反応から保護するためのバリア膜の形成プロセスを省略することができ、生産性の向上および生産コストの低減を図ることができる。また、かかるバリア膜の形成プロセスを省略しても角型性の良いヒステリシス特性を有する強誘電体キャパシタ80を形成することができるため、優れた特性の強誘電体メモリを得ることができる。

【0033】

なお、以上では、いわゆる1T1C型の強誘電体メモリの製造工程について説明したが、本実施の形態の強誘電体キャパシタの製造方法は、この他に、いわゆる2T2C型や単純マトリクス型（クロスポイント型）などの各種のセル方式を用いた強誘電体メモリの製造工程にも適用することが可能である。

【0034】

3. 圧電素子およびインクジェット式記録ヘッド

以下に、本発明の実施形態における、インクジェット式記録ヘッドについて詳細に説明する。

【0035】

インク滴を吐出するノズル開口と連通する圧力発生室の一部を振動板で構成し、この振動板を圧電素子により変形させて圧力発生室のインクを加圧してノズル開口からインク滴を吐出させるインクジェット式記録ヘッドには、圧電素子の軸方向に伸長、収縮する縦振動モードの圧電アクチュエータを使用したものと、たわみ振動モードの圧電アクチュエータを使用したものの2種類が実用化されている。

【0036】

そして、たわみ振動モードのアクチュエータを使用したものとしては、例えば、振動板の表面全体に亘って成膜技術により均一な圧電体層を形成し、この圧電体層をリソグラフィ法により圧力発生室に対応する形状に切り分けて各圧力発生室毎に独立するように圧電

素子を形成したものが知られている。

【0037】

図5は、本発明の一実施形態に係るインクジェット式記録ヘッドの概略を示す分解斜視図であり、図6は、図5の平面図及びA-A'断面図であり、図7は、圧電素子1000の層構造を示す概略図である。図示するように、流路形成基板10は、本実施形態では面方位(110)のシリコン単結晶基板からなり、その一方の面には予め熱酸化により形成した二酸化シリコンからなる、厚さ1~2μmの弾性膜500が形成されている。流路形成基板100には、複数の圧力発生室120がその幅方向に並設されている。また、流路形成基板100の圧力発生室120の長手方向外側の領域には連通部130が形成され、連通部130と各圧力発生室120とが、各圧力発生室120毎に設けられたインク供給路140を介して連通されている。なお、連通部130は、後述する封止基板300のリザーバ部320と連通して各圧力発生室120の共通のインク室となるリザーバ1100の一部を構成する。インク供給路140は、圧力発生室120よりも狭い幅で形成されており、連通部130から圧力発生室120に流入するインクの流路抵抗を一定に保持している。

【0038】

また、流路形成基板100の開口面側には、各圧力発生室120のインク供給路140とは反対側の端部近傍に連通するノズル開口210が穿設されたノズルプレート200が接着剤や熱溶着フィルム等を介して固着されている。

【0039】

一方、このような流路形成基板100の開口面とは反対側には、上述したように、厚さが例えば約1.0μmの弾性膜500が形成され、この弾性膜500上には、厚さが例えば、約0.4μmの絶縁体膜550が形成されている。さらに、この絶縁体膜550上には、厚さが例えば、約0.2μmの下電極膜600と、厚さが例えば、約1.0μmの圧電体層700と、厚さが例えば、約0.05μmの上電極膜800とが、後述するプロセスで積層形成されて、圧電素子1000を構成している。ここで、圧電素子1000は、下電極膜600、圧電体層700及び上電極膜800を含む部分をいう。一般的には、圧電素子1000の何れか一方の電極を共通電極とし、他方の電極及び圧電体層700を各圧力発生室120毎にパターニングして構成する。そして、ここではパターニングされた何れか一方の電極及び圧電体層700から構成され、両電極への電圧の印加により圧電歪みが生じる部分を圧電体能動部という。本実施形態では、下電極膜600は圧電素子1000の共通電極とし、上電極膜800を圧電素子1000の個別電極としているが、駆動回路や配線の都合でこれを逆にしても支障はない。何れの場合においても、各圧力発生室毎に圧電体能動部が形成されることになる。また、ここでは、圧電素子1000と当該圧電素子1000の駆動により変位が生じる振動板とを合わせて圧電アクチュエータと称する。なお、圧電体層700は、各圧力発生室120毎に独立して設けられ、図7に示すように、複数層の強誘電体膜71(71a~71f)で構成されている。

【0040】

インクジェット式記録ヘッドは、インクカートリッジ等と連通するインク流路を具備する記録ヘッドユニットの一部を構成して、インクジェット式記録装置に搭載される。図8は、そのインクジェット式記録装置の一例を示す概略図である。図8に示すように、インクジェット式記録ヘッドを有する記録ヘッドユニット1A及び1Bは、インク供給手段を構成するカートリッジ2A及び2Bが着脱可能に設けられ、この記録ヘッドユニット1A及び1Bを搭載したキャリッジ3は、装置本体4に取り付けられたキャリッジ軸5に軸方向移動自在に設けられている。この記録ヘッドユニット1A及び1Bは、それぞれブラックインク組成物及びカラーインク組成物を吐出するものとしている。そして、駆動モータ6の駆動力が図示しない複数の歯車およびタイミングベルト7を介してキャリッジ3に伝達されることで、記録ヘッドユニット1A及び1Bを搭載したキャリッジ3はキャリッジ軸5に沿って移動される。一方、装置本体4にはキャリッジ軸5に沿ってプラテン8が設けられており、図示しない給紙ローラなどにより給紙された紙等の記録媒体であ

る記録シートSがプラテン8上に搬送されるようになっている。

【0041】

なお、液体噴射ヘッドとしてインクを吐出するインクジェット式記録ヘッドを一例として説明したが、本発明は、圧電素子を用いた液体噴射ヘッド及び液体噴射装置全般を対象としたものである。液体噴射ヘッドとしては、例えば、プリンタ等の画像記録装置に用いられる記録ヘッド、液晶ディスプレー等のカラーフィルタの製造に用いられる色材噴射ヘッド、有機ELディスプレー、FED（面発光ディスプレー）等の電極形成に用いられる電極材料噴射ヘッド、バイオchip製造に用いられる生体有機物噴射ヘッド等を挙げることができる。

【0042】

本実施の形態の圧電素子は、上記実施の形態に係るPZTN膜を圧電体層に用いるため、次の効果が得られる。

【0043】

(1) 圧電体層中の共有結合性が向上するため、圧電定数を向上させることができる。

【0044】

(2) 圧電体層中のPbOの欠損を抑えることができるため、圧電体層の電極との界面における異相の発生が抑制されて電界が加わり易くなり、圧電素子としての効率を向上させることができる。

【0045】

(3) 圧電体層のリーク電流が抑えられるため、圧電体層を薄膜化することができる。

【0046】

また、本実施の形態の液体噴射ヘッド及び液体噴射装置は、上記の圧電体層を含む圧電素子を用いるため、特に次の効果が得られる。

【0047】

(4) 圧電体層の疲労劣化を軽減することができるため、圧電体層の変位量の経時変化を抑えて、信頼性を向上させることができる。

【0048】

以上に、本発明に好適な実施の形態について説明してきたが、本発明は上述したものに限られず、発明の要旨の範囲内で各種の変形態様により実施することができる。

【図面の簡単な説明】

【0049】

【図1】本発明の実施形態の強誘電体キャパシタの製造工程を示す図。

【図2】本発明の実施形態を適用した強誘電体キャパシタのヒステリシス特性を示す図。

【図3】本発明の実施形態を適用した強誘電体キャパシタの電気的特性を示す図。

【図4】本発明の実施形態の強誘電体メモリの製造工程を示す図。

【図5】本発明の実施形態に係る記録ヘッドの分解斜視図。

【図6】本発明の実施形態に係る記録ヘッドの平面図及び断面図。

【図7】本発明の実施形態に係る圧電素子の層構造を示す概略図。

【図8】本発明の実施形態に係るインクジェット式記録装置の一例を示す概略図。

【図9】本発明の実施形態に係るPZTにTa又はWを添加した強誘電体膜のヒステリシス特性を示す図。

【符号の説明】

【0050】

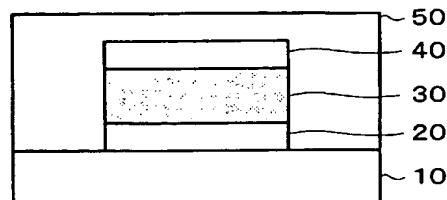
10 基体、20 下部電極、30, 35 強誘電体膜、40 上部電極、50 保護膜

【書類名】 図面
【図 1】

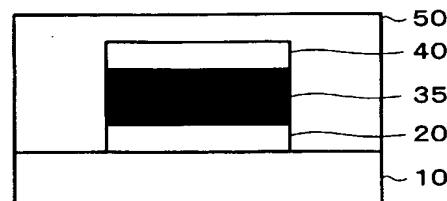
(A)



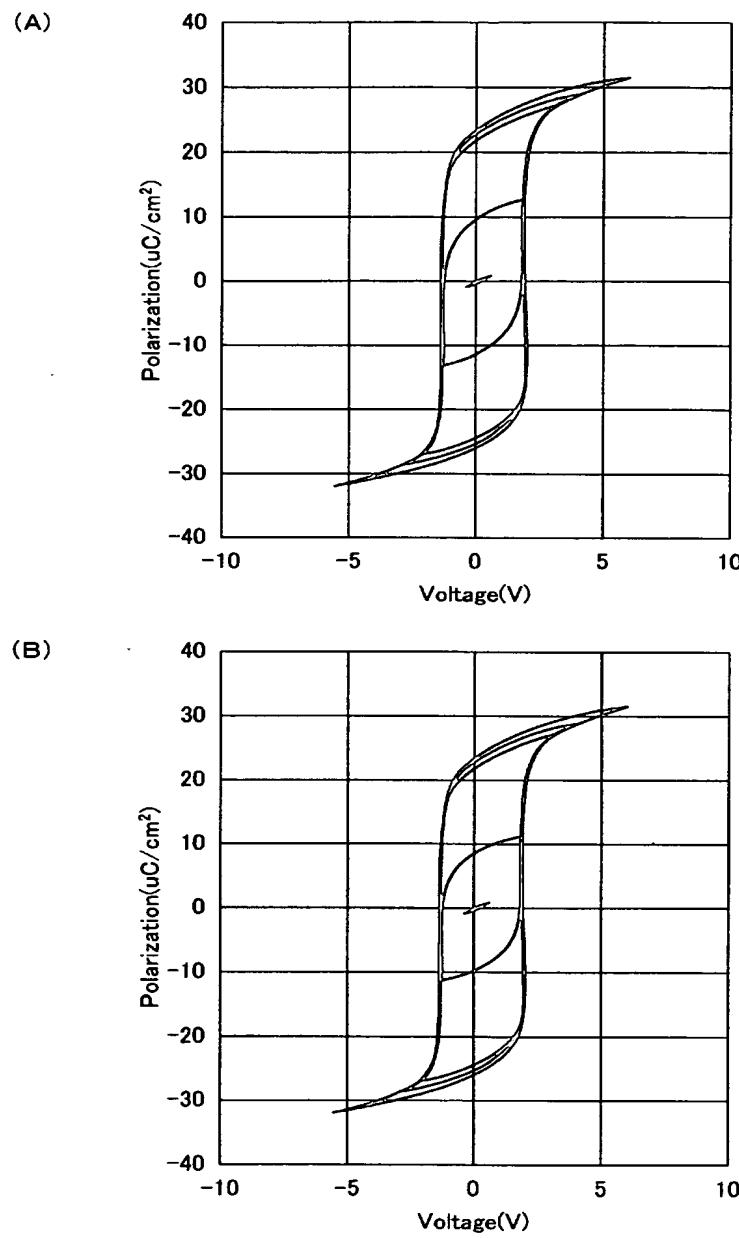
(B)



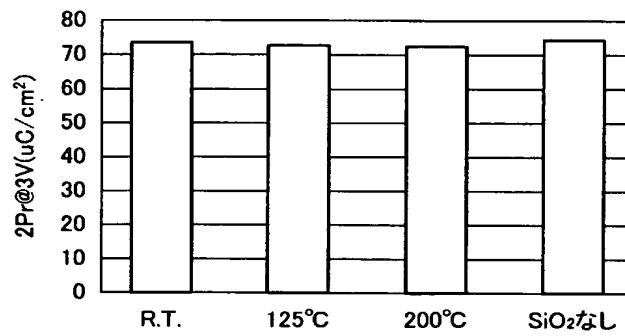
(C)



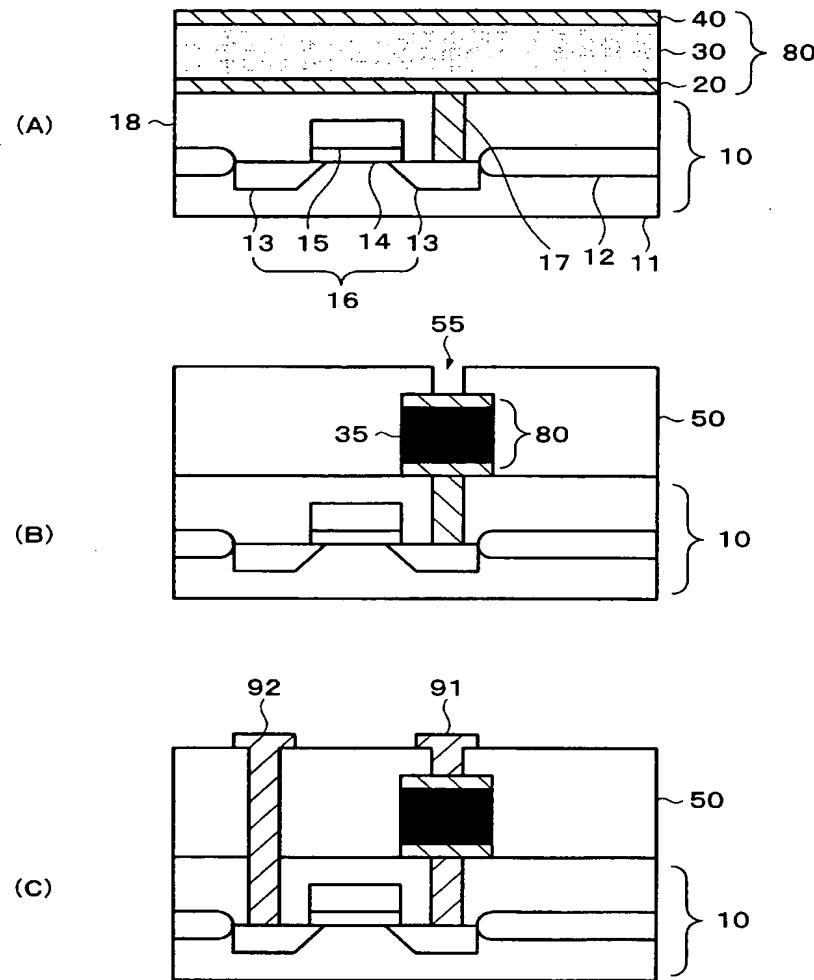
【図2】



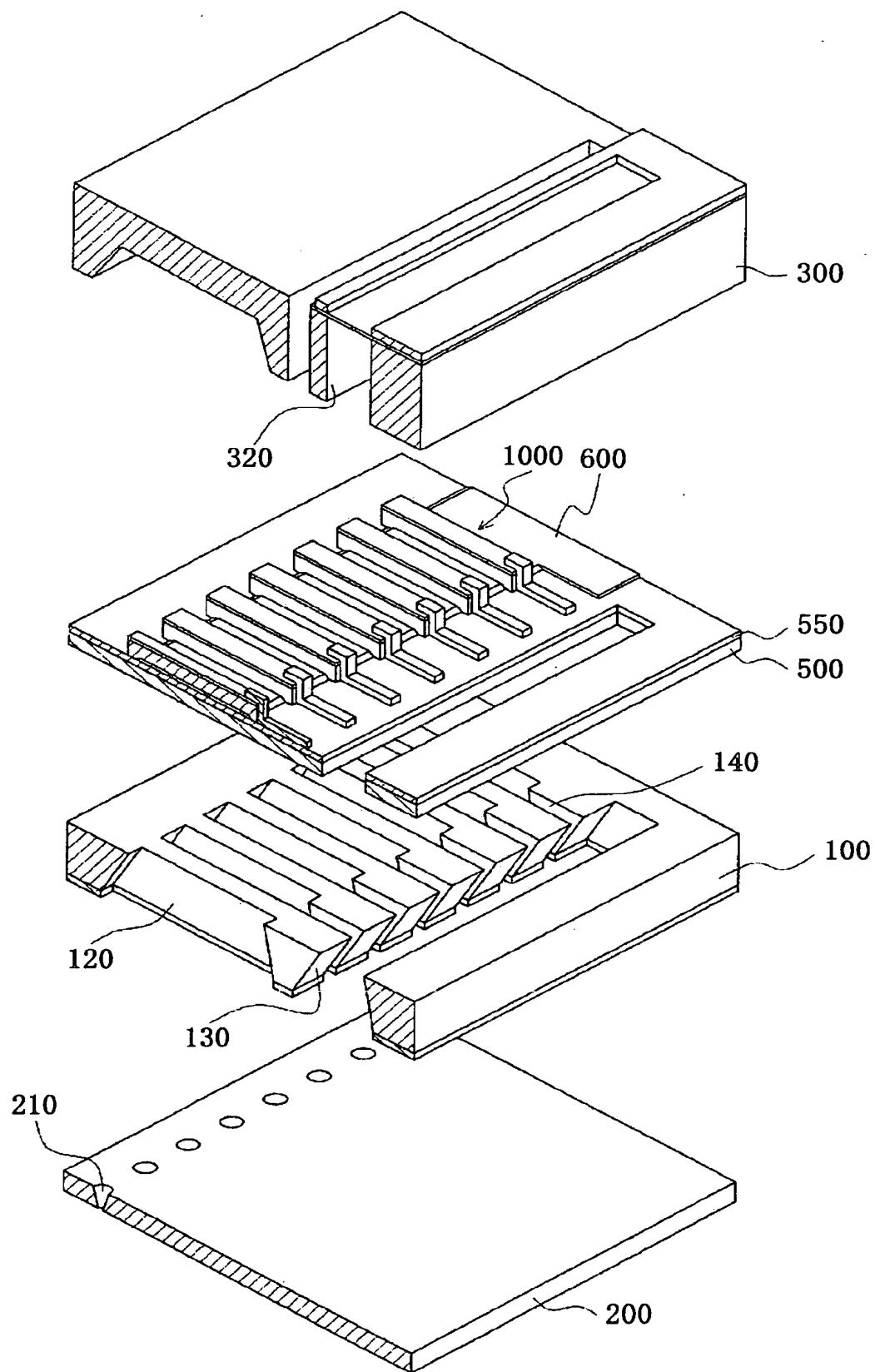
【図3】



【図4】

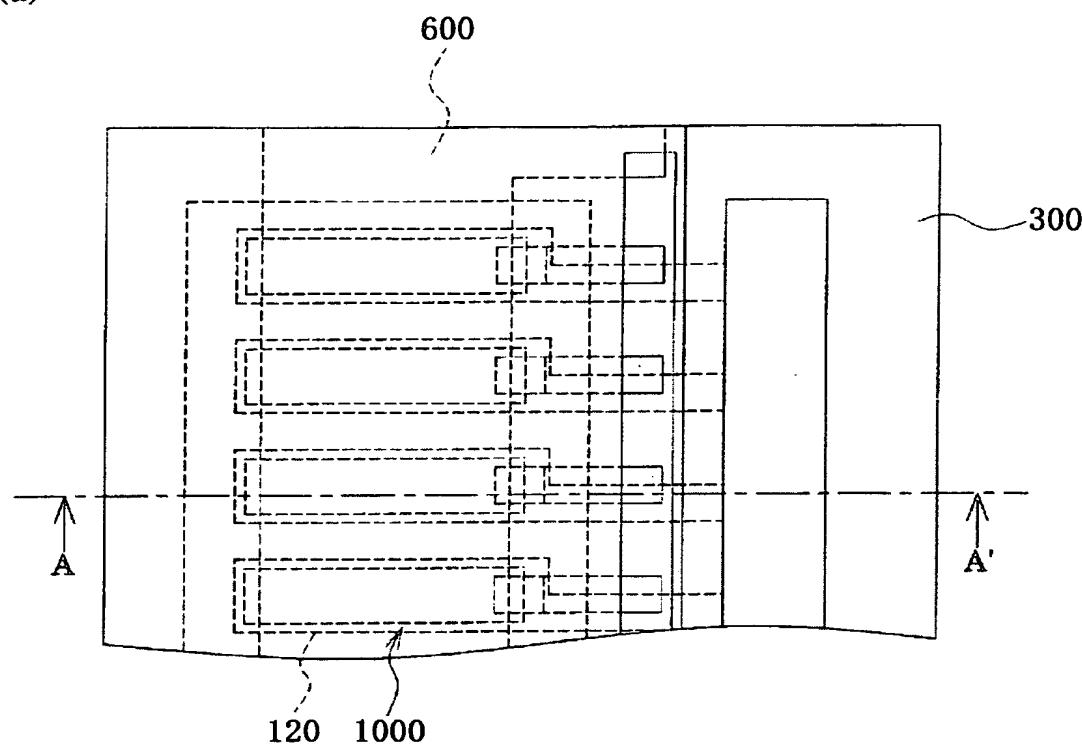


【図 5】

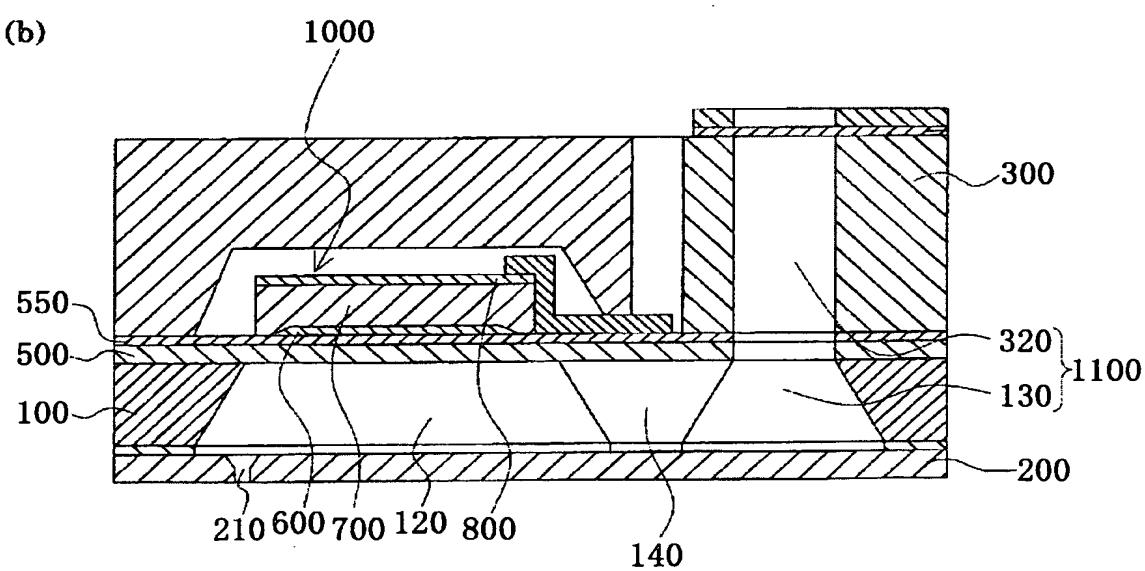


【図 6】

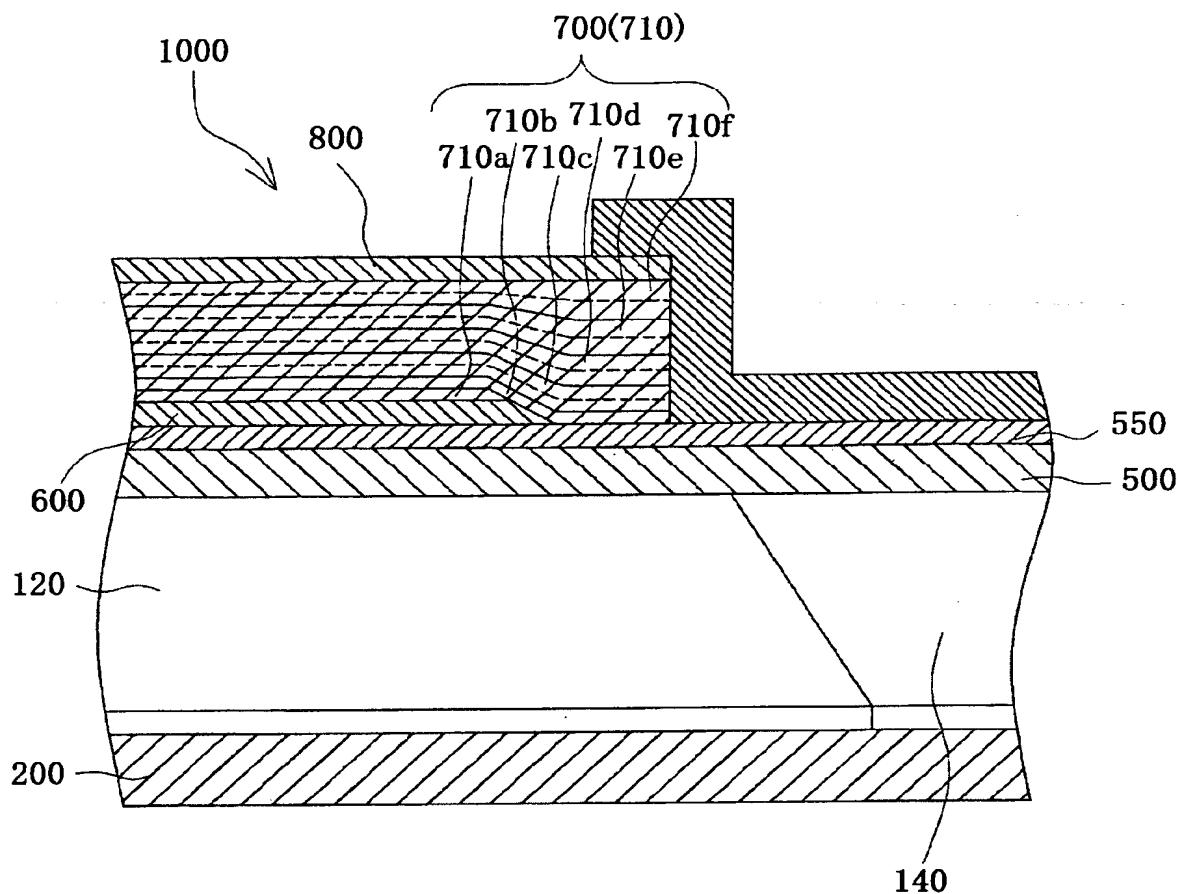
(a)



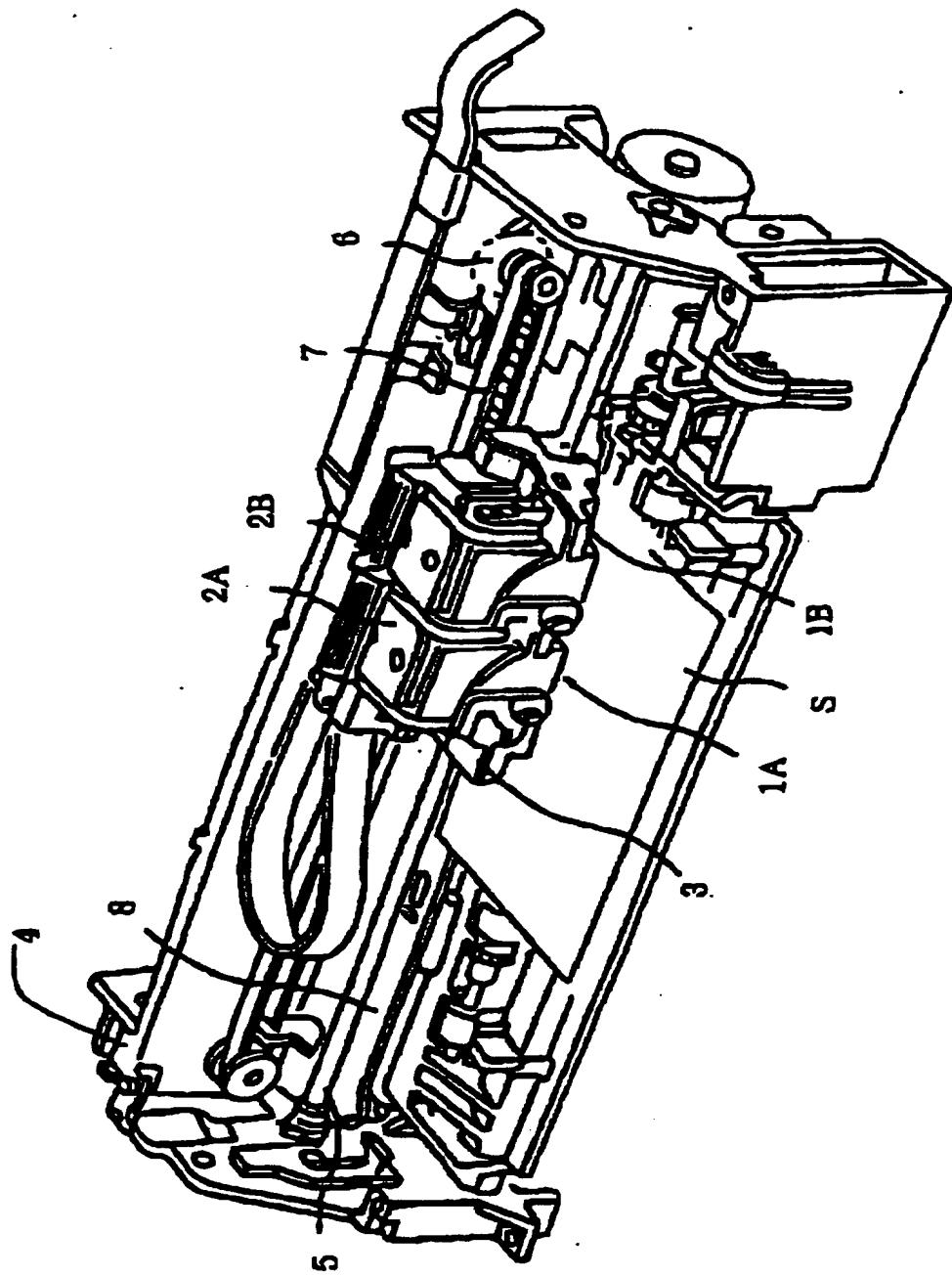
(b)



【図7】

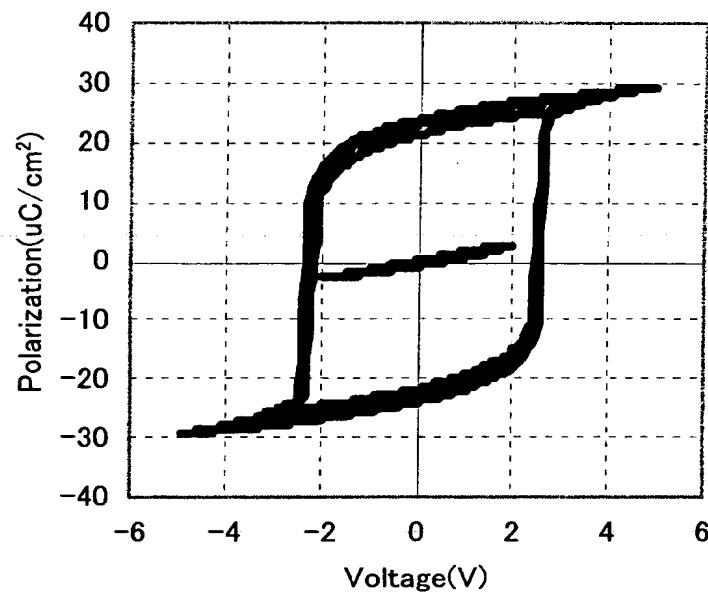


【図 8】

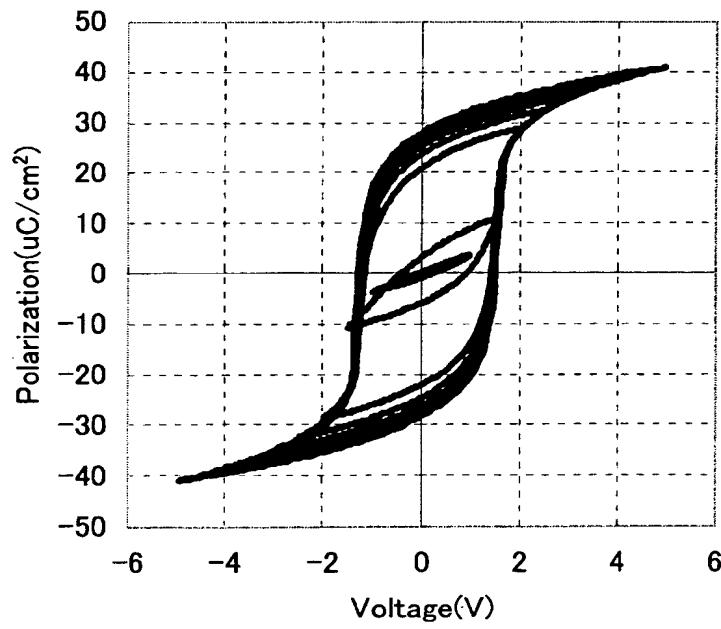


【図9】

(A)



(B)



【書類名】要約書

【要約】

【課題】 バリア膜を不要とした簡便なプロセスで十分な特性を担保できる、強誘電体キヤパシタおよびその製造方法、ならびにかかる強誘電体キヤパシタを用いた強誘電体メモリ、圧電素子を提供する。

【解決手段】 本発明の強誘電体キヤパシタの製造方法は、所与の基体10上に下部電極20を形成すること、前記下部電極20上にPb、Zr、Ti、およびNbを構成元素として含むPZTN複合酸化物からなる強誘電体膜30を形成すること、前記強誘電体膜30の上に上部電極40を形成すること、前記下部電極20、強誘電体膜30、および上部電極40を被覆するように保護膜50を形成すること、少なくとも前記保護膜50を形成した後に、前記PZTN複合酸化物を結晶化するための熱処理を行うこと、を含む。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2003-302901
受付番号	50301414736
書類名	特許願
担当官	第五担当上席 0094
作成日	平成15年 9月 1日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000002369
【住所又は居所】	東京都新宿区西新宿2丁目4番1号
【氏名又は名称】	セイコーエプソン株式会社
【代理人】	申請人
【識別番号】	100090479
【住所又は居所】	東京都杉並区荻窪5丁目26番13号 荻窪TM ビル2階 井上・布施合同特許事務所
【氏名又は名称】	井上 一

【選任した代理人】

【識別番号】	100090387
【住所又は居所】	東京都杉並区荻窪5丁目26番13号 荻窪TM ビル2階 井上・布施合同特許事務所
【氏名又は名称】	布施 行夫

【選任した代理人】

【識別番号】	100090398
【住所又は居所】	東京都杉並区荻窪5丁目26番13号 荻窪TM ビル2階 井上・布施合同特許事務所
【氏名又は名称】	大渕 美千栄

特願2003-302901

出願人履歴情報

識別番号

[000002369]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年 8月20日

新規登録

東京都新宿区西新宿2丁目4番1号

セイコーエプソン株式会社